

## Цифров синтез на сигнали

В съвременните измервателни и управляващи уреди често се налага генерирането на сигнали със специфични параметри. Тогава най-често се използва **цифров синтез на сигнали**.

В цифровите устройства и в частност, тези с микропроцесорно управление, информацията за параметрите на сигналите се съдържа в цифров код. За да се генерира аналогов сигнал, този код трябва да се преобразува най-често в напрежение.

Основно преобразувателите на код в аналогов сигнал се разделят на импулсни и цифрови.

## Цифров синтез на сигнали

При импулсните преобразуватели информацията за аналоговия сигнал се съдържа в параметрите на импулсната поредица. В зависимост от това съществуват различни видове преобразуватели:

- **амплитудно-импулсни**, при които импулсите са с постоянна честота и продължителност, а информацията за аналоговия сигнал се съдържа в тяхната амплитуда;

- **честотно-импулсни** (интервално-импулсни), при които импулсите са с постоянна амплитуда и продължителност, а информацията за аналоговия сигнал се съдържа в тяхната честота (период);

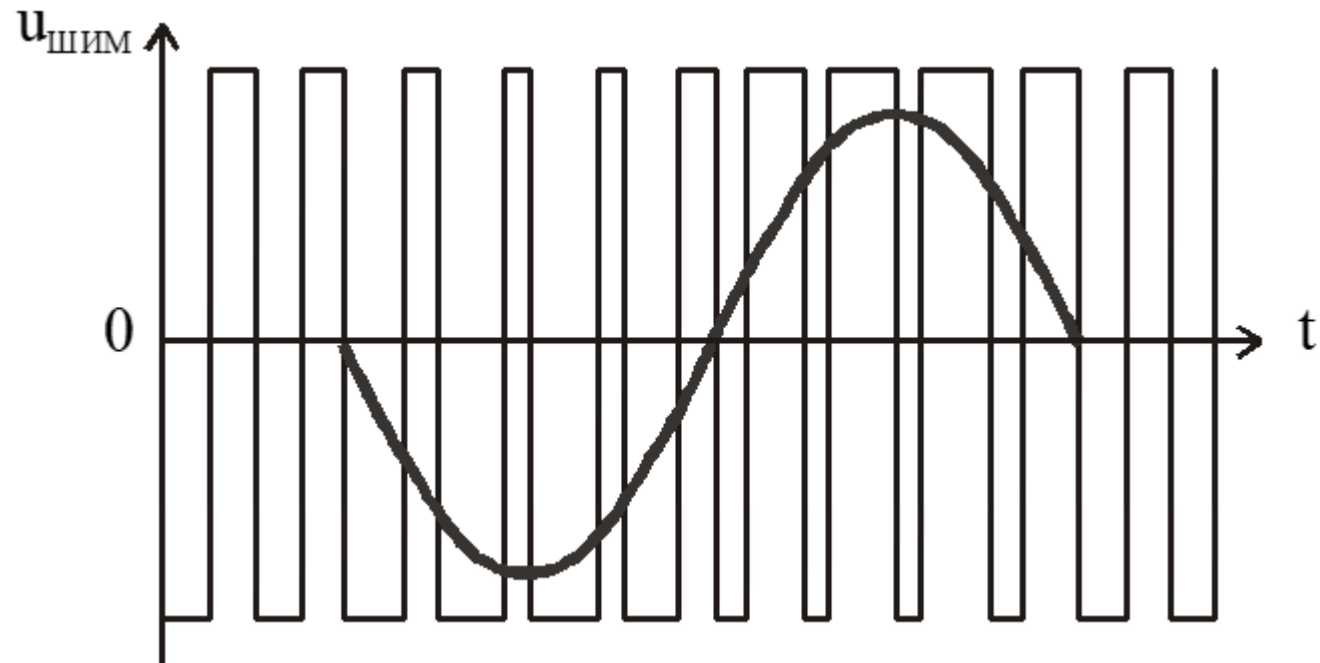
## Цифров синтез на сигнали

- **фазово-импулсни**, при които импулсите са с постоянна амплитуда и продължителност, а информацията за аналоговия сигнал се съдържа в тяхното фазово отместване спрямо тактовите импулси;

- **двуполярни честотно-импулсни**, при които импулсите са с постоянна продължителност и амплитуда, но с различна полярност, като информацията за скоростта на изменение на аналоговия сигнал се съдържа в тяхната честота, а информацията за стойността – в тяхната полярност.

## Цифров синтез на сигнали

- **широчинно-импулсни**, при които импулсите са с постоянна честота и амплитуда, а информацията за аналоговия сигнал се съдържа в тяхната продължителност.



## Цифров синтез на сигнали

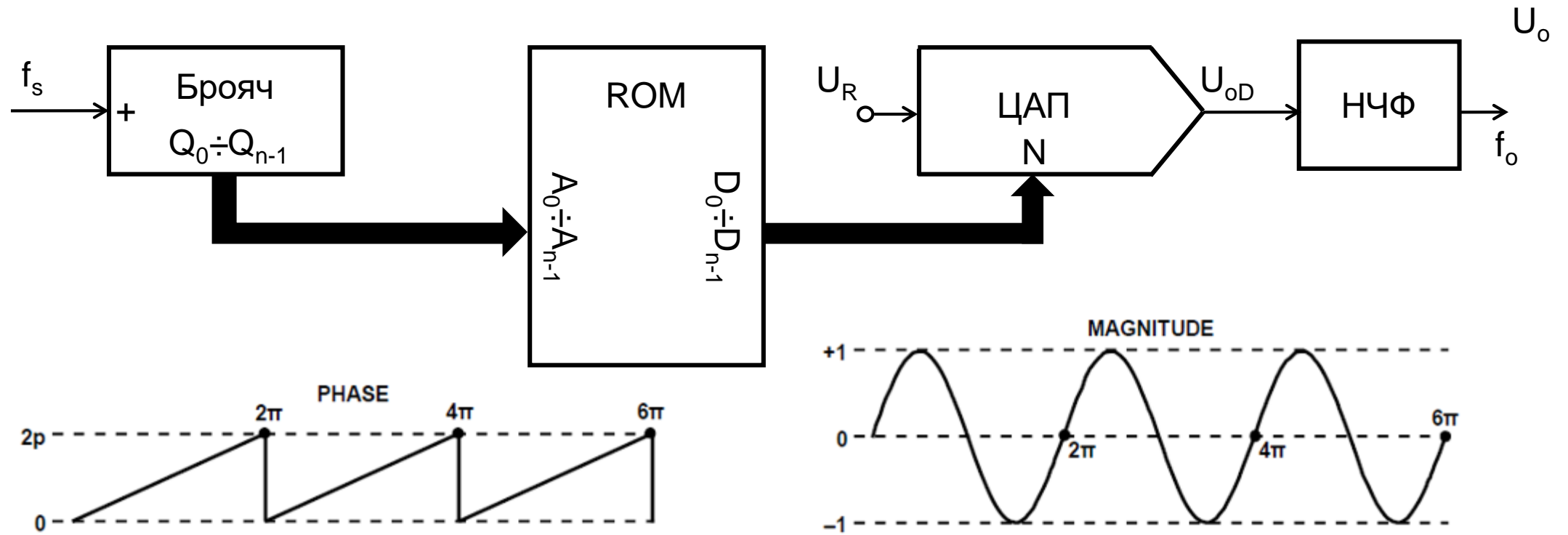
Импулсните преобразуватели са подходящи когато се налага пренасяне на информацията на разстояние и галванично развързване, тъй като тя се предава само по един проводник.

Цифрово-аналоговите преобразуватели преобразуват цифров код в аналогова величина, най-често напрежение. Съществуват ЦАП с паралелен и сериен интерфейс, което позволява различна конфигурация на системите за генериране на сигнали с използване на методите за цифров синтез.

## Цифров синтез на сигнали

Способността да се генерират и управляват точно различни по форма и честота сигнали се превърна в ключово изискване, общо за редица отрасли. Независимо дали се предоставят гъвкави източници на сигнали с променливи честоти и нисък фазов шум при комуникациите или просто се генерират стимулиращи сигнали за приложение в промишлено или биомедицинско оборудване, удобството, компактността и ниската цена са важни съображения при проектирането.

# Цифров синтез на сигнали



Блокова схема на цифров синтезатор на сигнали

## Цифров синтез на сигнали

Блоковата схема на цифров синтезатор на сигнали съдържа брояч, постоянна памет (ROM), ЦАП и нискочестотен филтър (НЧФ).

Към брояча постъпват импулси с честотата на дискретизация  $f_s$ . Неговите изходи  $Q_0 \div Q_{n-1}$  управляват адресите на паметта  $A_0 \div A_{n-1}$ . В ROM са записани кодовете на дискретните стойности на синтезирания сигнал. При всеки импулс  $f_s$  от изходите на паметта  $D_0 \div D_{n-1}$  към цифровите входове на ЦАП се подава кода  $N$  на съответната моментна стойност на изходния сигнал. По този начин се извършва преобразуване на фазов ъгъл в амплитуда. НЧФ отделя полезния сигнал с честота  $f_0$  и потиска високочестотните съставки.



## Цифров синтез на сигнали

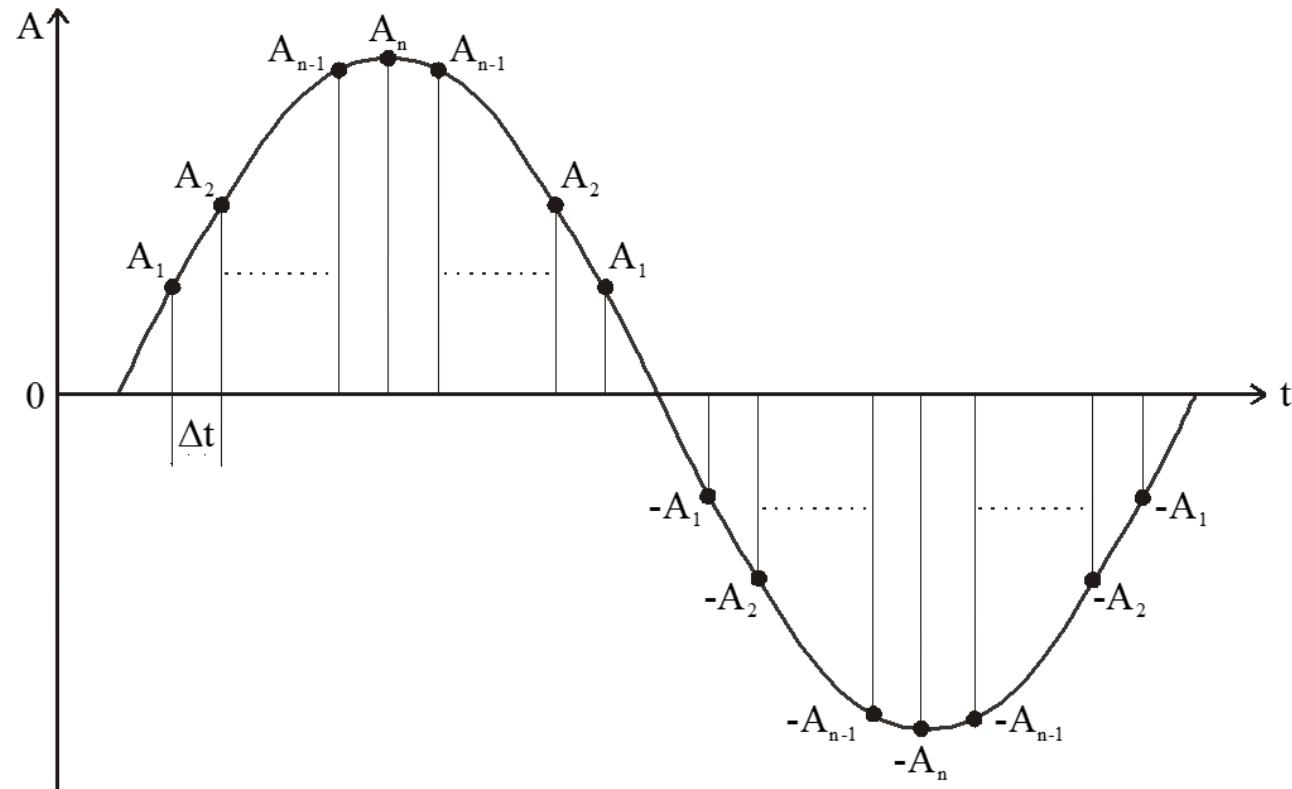
Честотата на дискретизация  $f_s$  се определя от честотата  $f_0$  на изходния непрежителен сигнал  $U_0$  и от броя на дискретните стойности в един период. Отношението  $f_s/f_0$  определя и модула на броене на брояча.

При постоянна  $f_s$ , с увеличаване на изходната честота  $f_0$  броят на дискретните стойности в един период намалява. За запазването му трябва да се увеличи честотата на дискретизация.

За изпълнение на изискването на теоремата за дискретизация е необходимо  $f_s/f_0 \geq 2$ .

# Цифров синтез на сигнали

Основният сигнал за изпитване на различни измервателни и управляващи устройства е синусоидалният.



## Цифров синтез на сигнали

При цифровото синтезиране на синусоидален сигнал може да се използват свойствата на функцията  $\sin(x)$ . Тя е периодична и е симетрична спрямо абцисната ос. Също така в сила са равенствата:

$$\sin(x) = \sin(180^\circ - x) \text{ за } 90^\circ < x < 180^\circ;$$

$$\sin(x) = -\sin(180^\circ + x) \text{ за } 180^\circ < x < 270^\circ;$$

$$\sin(x) = -\sin(360^\circ - x) \text{ за } 270^\circ < x < 360^\circ.$$

Посочените равенства показват, че във всеки полупериод функцията е симетрична спрямо максимума за полупериода.

## Цифров синтез на сигнали

Като се вземат предвид свойствата на функцията се оказва, че е достатъчно таблицата да съдържа стойностите на функцията, получени при изменение на аргумента само в интервала от  $0^\circ$  до  $90^\circ$ . Моментните стойности на функцията синус ( $A_1 \div A_n$ ) са записани в табличен вид в постоянната памет.

Минималната разрядност на цифрово-аналоговия преобразувател се определя от точността на задаване на амплитудата и фазата на сигналите.

Зависимостта между величините се определя с израза:

## Цифров синтез на сигнали

$$2\pi f_0 \Delta t = \frac{U_{LSB}}{U_{max}} = \frac{1}{2^n - 1},$$

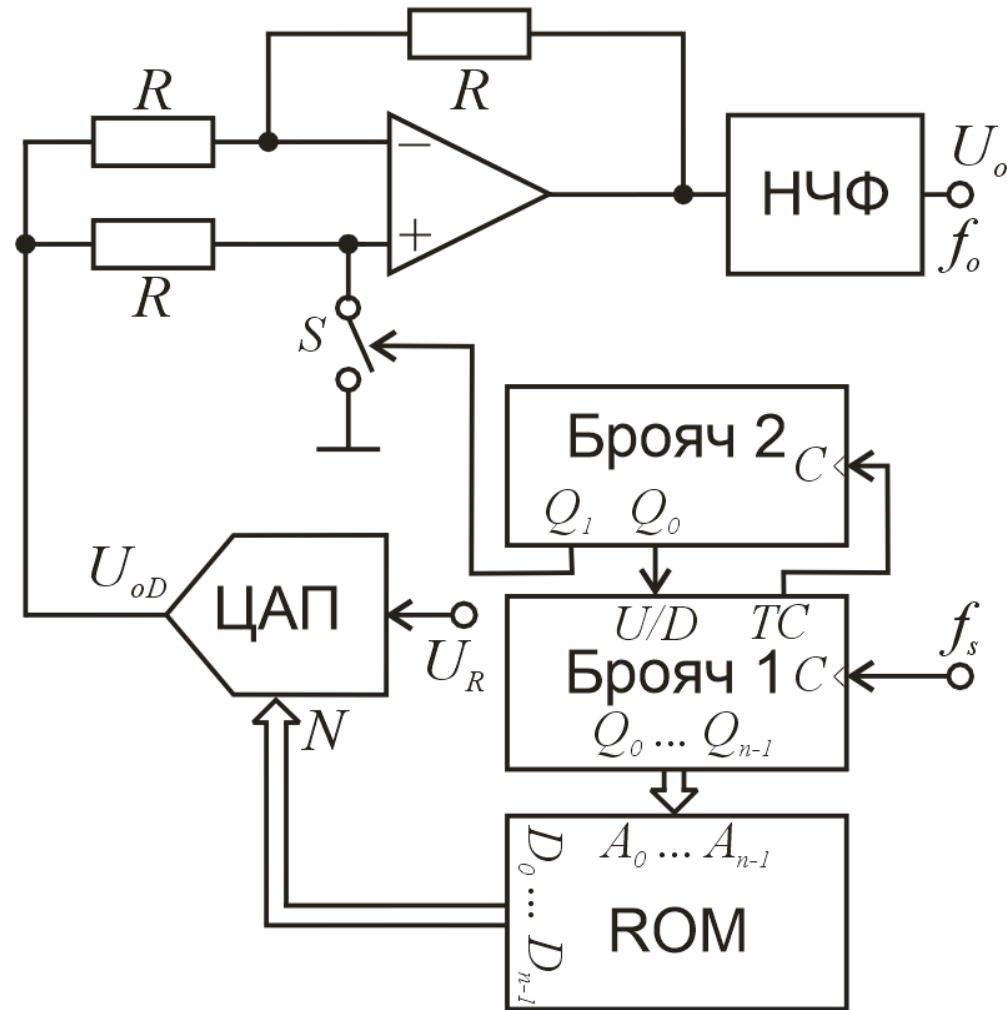
където  $f_0$  е честотата на изходното напрежение, а  $\Delta t$  е времето за преобразуване на ЦАП. Това време определя минималната стъпка на

изменение на фазата  $\Delta\varphi = \frac{\Delta t}{T_0} \cdot 360^\circ$  и също така честотата на

дискретизация  $f_s \leq \frac{1}{\Delta t}$ . Необходимата разрядност на ЦАП е:

$$n = \log_2 \left( \frac{1}{2\pi f_0 \Delta t} + 1 \right).$$

## Цифров синтез на сигнали



Блокова схема на цифров синтезатор на синусоидално напрежение

## Цифров синтез на сигнали

За реализирането на метода за цифров синтез на синусоидално напрежение към основната блокова схема се добавят втори брояч и управляем инвертор. Брояч 2 има четири състояния и получава тактови импулси от изхода за пренос на основния брояч 1. Брояч 1 има модул на броене, равен на броя на дискретните стойности на сигнала за една четвърт от периода и при достигане на крайната стойност се увеличава с 1 стойността на брояч 2. Неговият младши изход управлява режима на броене на брояч 1, който се сменя след всяка четвърт от периода. Старшият му изход управлява електронен ключ в управляемия инвертор и така се променя полярността на сигнала.

## Цифров синтез на сигнали

При състояния 0 и 1 на брояч 2 ключът е отворен, ОУ работи като повторител, и към НЧФ се подава положителната полувълна на синусоидалното напрежение. През това време в режим на сумиране на брояч 1 ще се подадат към ЦАП дискретните стойности за интервала от  $0^\circ$  до  $90^\circ$  и в режим на изваждане същите стойности в обратен ред за интервала  $90^\circ$  до  $180^\circ$ . При състояния 2 и 3 на брояч 2 ключът е затворен, ОУ работи като инвертиращ усилвател, и към НЧФ се подава отрицателната полувълна на синусоидалното напрежение. В този период чрез аналогично управление на режима на броене на брояч 1 към ЦАП се подават дискретните стойности за интервала от  $180^\circ$  до  $360^\circ$ .



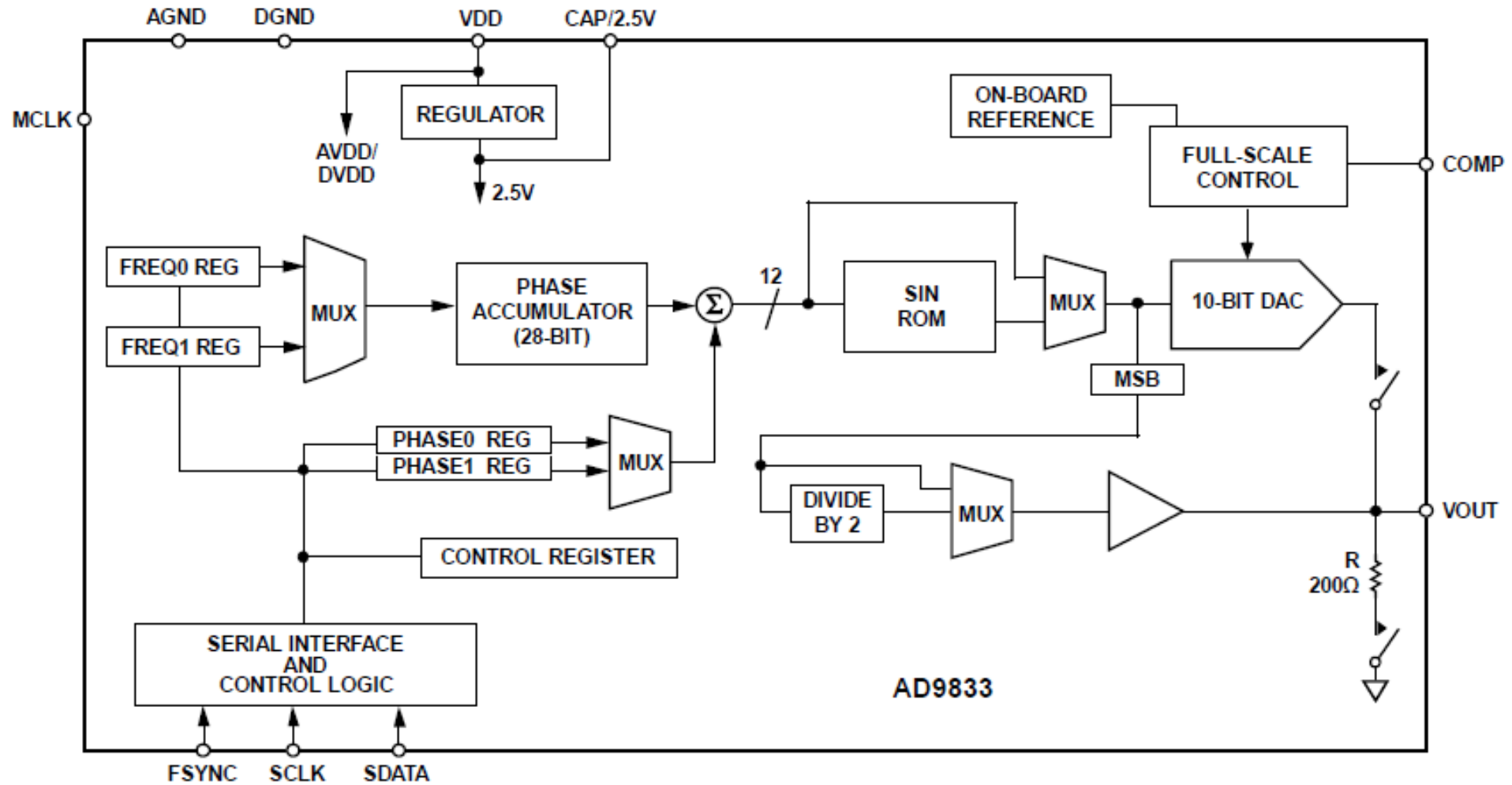
## Цифров синтез на сигнали

**Директният цифров синтез** (Direct Digital Synthesis - DDS) е метод за получаване на аналогови сигнали – най-често синусоидални - чрез генериране в цифрова форма на променлив във времето сигнал и след това извършване на цифрово-аналогово преобразуване. Тъй като операциите в DDS устройството са предимно цифрови, то може да извършва бързо превключване между изходните честоти, фина честотна разрешаваща способност и работа в широк спектър на честотите. С напредъка в дизайна и технологията на процеса, съвременните DDS устройства са много компактни, могат да генерират честоти от по-малко от 1 Hz до 400 MHz (при 1 GHz опорна честота) и консумират малко енергия.

## Цифров синтез на сигнали

Типичен представител на DDS генератор е AD9833 - програмируем генератор с ниска мощност, който може да генерира синусоидални, триъгълни и правоъгълни изходни сигнали. Изходната честота и фаза се задават програмно, позволяващо лесна настройка. Честотните регистри са 28 битови - при тактова честота 25 MHz може да бъде постигната разрешаваща способност 0,1 Hz; с тактова честота от 1 MHz, AD9833 може да бъде настроен на разрешаваща способност 0,004 Hz. За програмиране на AD9833 се използва стандартен 3-проводен сериен интерфейс, който е съвместим с SPI.

# Цифров синтез на сигнали



Блокова схема на DDS генератор AD9833

## Цифров синтез на сигнали

AD9833 генерира изходния сигнал въз основа на уравнението:

$$f = \Delta Phase \times f_{MCLK} / 2\pi.$$

Реализацията на това уравнение се извършва с три основни подсхеми: фазов акумулатор, SIN ROM и цифрово-аналогов преобразувател (ЦАП).

Фазовият акумулатор е 28-битов, следователно  $2\pi = 2^{28}$ . Тогава стойността на  $\Delta Phase$  се намира в диапазона от числа  $0 < \Delta Phase < 2^{28} - 1$ . Основното уравнение добива вида  $f = \Delta Phase \times f_{MCLK} / 2^{28}$ . Промените в стойността на  $\Delta Phase$  водят до незабавни и непрекъснати фазови промени в изходната честота.



## Цифров синтез на сигнали

Значението на контролните битове е:

**DB13 (B28)** – когато е равен на 1 показва, че двата байта на регистрите, задаващи изходната честота трябва да бъдат записани, за да се промени честотата; когато е равен на 0 показва, че може да бъде актуализиран само един от двата байта, задаващи стойността на изходната честота.

**DB12 (HLB)** – в сила е само когато **DB13 = 0**. Когато **DB12** е равен на 1 е позволен запис на 14 старши битове на избрания регистър, задаващи изходната честота, при стойност 0 се записват 14 младши битове на избрания регистър.

## Цифров синтез на сигнали

**DB11 (FSELECT)** – показва стойността на кой от регистрите, задаващи изходната честота ще се използва от фазовия акумулатор.

**DB10 (PSELECT)** – показва стойността на кой от регистрите, задаващи фазовото отместване ще се прибавя към стойността на фазовия акумулатор.

**DB5 (OPBITEN)** – когато е равен на 0 изводът VO<sub>UT</sub> е свързан към изхода на ЦАП; когато е равен на 1 на този извод се подава стойността на MSB или на MSB/2 на кода в зависимост от стойността на бит **DB3 (DIV2)**.

**DB1 (Mode)** – когато е равен на 0 изходният сигнал е синусоидален, при стойност 1 изходният сигнал е триъгълен.

## Цифров синтез на сигнали

Записът в регистрите, задаващи стойността на честотата  $FREQ0$  и  $FREQ1$  става като в битове 15 и 14 се задава техния адрес: 01 за  $FREQ0$  и 10 за  $FREQ1$ . Следват 14 значещите битове като записът се управлява в съответствие с битовете  $B28$  и  $HLB$  от контролния регистър.

Записът в регистрите, които задават фазовото отместване  $PHASE0$  и  $PHASE1$  се извършва като в битове 15 и 14 се задава 11, в бит 13 се задава техния адрес: 0 за  $PHASE0$  и 1 за  $PHASE1$ ; бит 12 няма значение и 12 битовата стойност се записва в битове  $0 \div 11$ .

Изходното напрежение се изчислява с израза:

$$V_{OUT} = V_{REF} \times 18 \times R_{LOAD} / R_{SET} \times (1 + (\text{SIN}(2\pi (\text{FREQREG} \times f_{MCLK} \times t / 2^{28} + \text{PHASEREG} / 2^{12}))))$$



## Цифров синтез на сигнали

Стойността на  $\Delta\text{Phase}$  0000 ... 0001 би довело до препълване на фазовия акумулатор след  $2^{28}$  цикъла на еталонната честота (стъпки). Ако стойността на  $\Delta\text{Phase}$  е променена на 0111 ... 1111, фазовият акумулатор ще се препълни само след 2 цикъла на еталонната честота. С увеличаване на изходната честота броят на стъпките на цикъл намалява. Тъй като теоремата за дискретизацията изисква, че за реконструкция на изходната форма на сигнала са необходими поне две стъпки на цикъл, максималната изходна честота на DDS е  $f_{\text{MCLK}}/2$ . За практически приложения обаче изходната честота е ограничено до малко по-ниска, подобрявайки качеството на реконструирана форма на сигнала и позволяваща филтриране на изхода.

## Цифров синтез на сигнали

SIN ROM използва цифровата информация за фазата като адрес към таблица на съответствието (lookup table) и преобразува информацията за фазата в амплитуда. Въпреки че фазовият акумулатор е 28-битов, изходът към SIN ROM е съкратен до 12 бита. Използването на пълната разрешаваща способност на фазовия акумулатор е непрактично и ненужно, тъй като това ще изисква таблица от  $2^{28}$  стойности. Необходимо е само да има достатъчно фазова разрешаваща способност, така че грешките, дължащи се на съкращаването, да са по-малки от разрешаващата способност на 10-битовия ЦАП. Това изисква SIN ROM да има два бита фазова разрешаваща способност повече от 10-битовия ЦАП.

## Цифров синтез на сигнали

AD9833 съдържа 10-битов ЦАП с токов изход с висок импеданс. ЦАП получава цифровите думи от SIN ROM и ги преобразува в съответните аналогови напрежения.

ЦАП е конфигуриран с несиметричен изход. Не се изисква външен товарен резистор, тъй като устройството има вграден резистор 200  $\Omega$ . ЦАП генерира изходно напрежение обикновено  $0,6 V_{p-p}$ .

SIN ROM може да бъде заобиколен, така че ограниченият цифров код да бъде изпратен към DAC. В този случай ЦАП ще генерира триъгълно напрежение с 10-битова разрешаваща способност.

## Цифров синтез на сигнали

MSB на кода към ЦАП може да бъде изведен от AD9833. Амплитудата на този правоъгълен сигнал може също да бъде разделена на 2, преди да той да бъде изведен.

Предимствата, които правят DDS генераторите привлекателни са: цифрово управление на честотата и фазова настройка със стъпка под  $1^\circ$ ; изключително бързо превключване на честотата; елиминиране необходимостта от ръчна настройка и настройки, свързани със стареенето на компонентите и отклонение на температурата в сравнение с аналоговите синтезатори.

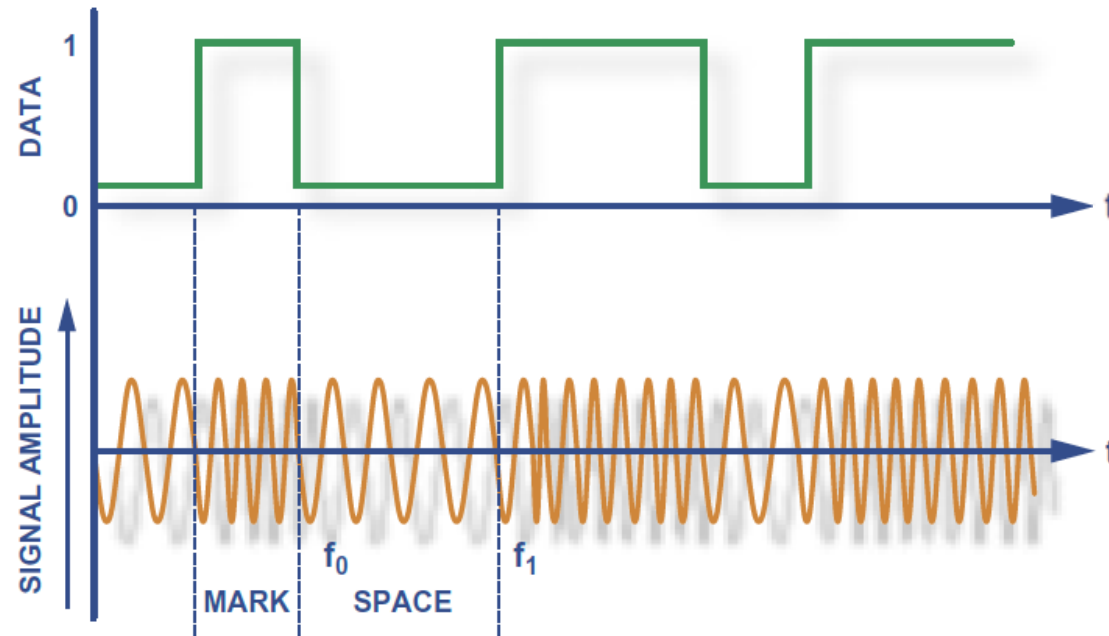
## Цифров синтез на сигнали

Друг представител на схемите за DDS е AD9834. Структурната му схема е подобна на тази на AD9833, но има и някои допълнителни блокове и изводи, които позволяват изпълнението на допълнителни функции. Може да работи с максимална тактова честота 75 MHz с която се постига разделителна способност 0,28 Hz; с тактова честота от 1 MHz, AD9834 позволява разделителна способност 0,004 Hz.

Някои от битовете на контролния регистър са изведени на изводи на интегралната схема като има възможност за избор коя стойност да се използва – получената от извода или зададената в регистъра.



## Цифров синтез на сигнали



AD9834 може да намери приложение при реализиране на честотна манипулация. Чрез двата регистъра са зададени различни стойности на честотата, които се избират при подаване на 1 или 0 на входа FSELECT.