

У П Р А Ж Н Е Н И Е №5

Изследване на драйверни схеми за управление на MOS транзистори

В това упражнение се изучават схеми за управление на входната верига на мощни NMOS и PMOS транзистори.

Управлението трябва да осигури бързо отпушване и запушване на крайния транзистор с цел получаване на висок КПД.

Целта на упражнението е да се симулира работата на управляващата схема, за да се захрани постояннотоков електродвигател с параметри:

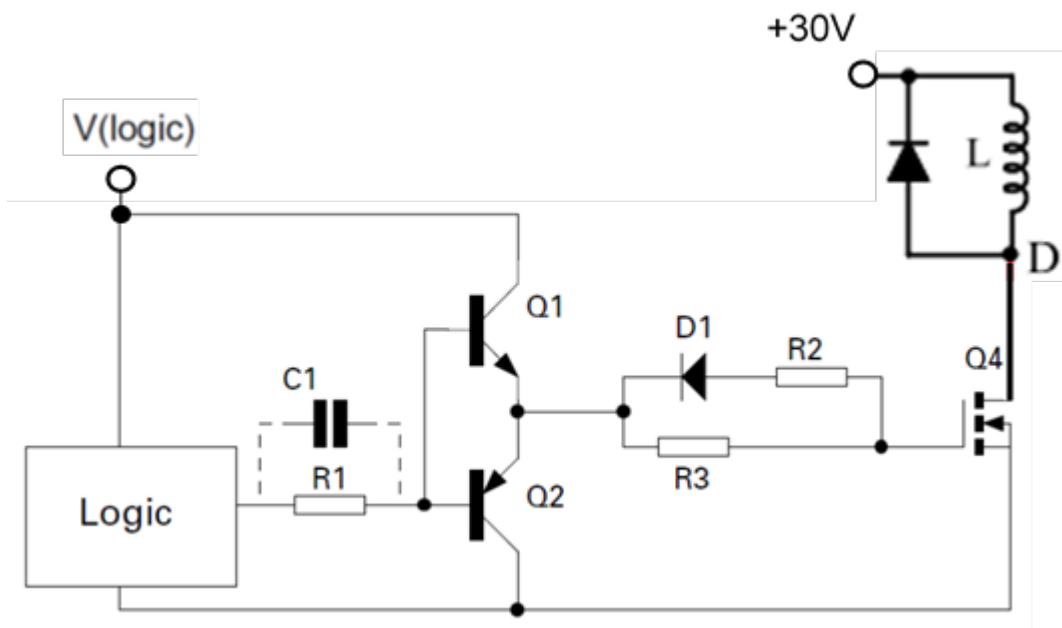
$$U_{\text{ном}} = 30 \text{ V};$$

$$I_{\text{ном}} = 4 \text{ A};$$

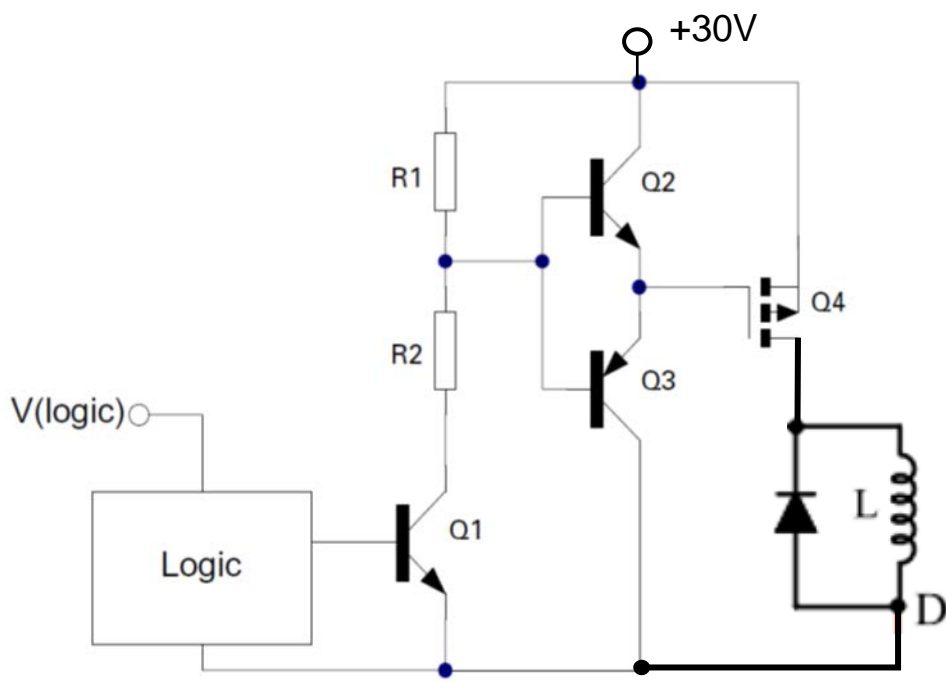
$$T_a = \frac{L_a}{R_a} = 2 \text{ ms}$$

Задачи:

1. Да се разучи принципът на работа на драйверните схеми от фиг. 1 и фиг. 2.
2. Да се изчислят стойностите на параметрите на веригата на котвата R_a и L_a .
3. За крайни транзистори (Q4) да се изберат IRFZ24N и IRF5305. Да се разучат техните параметри и да се определят стойностите на праговото напрежение за управление на постояннотоковия двигател с дадените параметри.
4. Да се изберат маломощни транзистори (Q1 и Q2), които са подходящи за управляващите схеми. Да се избере стойност на захранващото напрежение на логическите схеми и да се оразмерят стойностите на резисторите в схемите.
5. Да се избере импулсно управление на двигателя с ШИМ. Да се използват изчислените в т. 2 стойности на параметрите на двигателя. Да се настрои честотата на импулсите за управление с непрекъснат ток.
6. Да се “експериментира” с помощта на LTSPICE действието на схемите. Да се зададат параметри на управляващите импулси за получаване на стойности на напрежението и тока 25%, 50% и 75% от номиналните.
7. Да се изследва спектралния състав на тока на крайните транзистори и да се предложи метод за намаляване амплитудата на високочестотните хармонични.



фиг. 1



фиг. 2